

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
MIURA)
Application Number: To be assigned)
Filed: Concurrently Herewith)
For: POWER SUPPLY DETECTION CIRCUIT)
ATTORNEY DOCKET NO. TESD.0032)

Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION

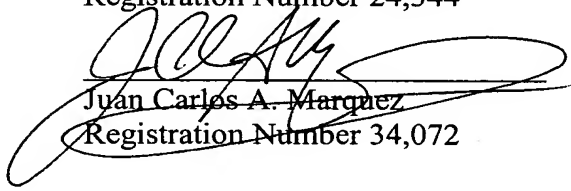
Sir:

In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of February 19, 2003, the filing date of the corresponding Japanese patent application 2003-040621.

A certified copy of Japanese patent application 2003-040621 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344


Juan Carlos A. Marquez
Registration Number 34,072

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
February 12, 2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月19日
Date of Application:

出願番号 特願2003-040621
Application Number:

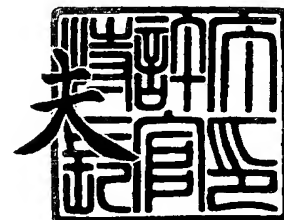
[ST. 10/C]: [JP 2003-040621]

出願人 オリオン電機株式会社
Applicant(s):

2003年12月11日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 P030219SK

【提出日】 平成15年 2月19日

【あて先】 特許庁長官 殿

【国際特許分類】 H02J 1/00

【発明者】

 【住所又は居所】 福井県武生市家久町 4 1 - 1
 オリオン電機株式会社内

 【氏名】 三浦 淳

【特許出願人】

 【識別番号】 390001959

 【氏名又は名称】 オリオン電機株式会社

【代理人】

 【識別番号】 100077780

 【弁理士】

 【氏名又は名称】 大島 泰甫

【選任した代理人】

 【識別番号】 100106024

 【弁理士】

 【氏名又は名称】 稗苗 秀三

【選任した代理人】

 【識別番号】 100106873

 【弁理士】

 【氏名又は名称】 後藤 誠司

【選任した代理人】

 【識別番号】 100108165

 【弁理士】

 【氏名又は名称】 阪本 英男

【手数料の表示】

【予納台帳番号】 006758

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0203312

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電源検出回路

【特許請求の範囲】

【請求項 1】 電源回路と前記電源回路より入力された動作電圧を出力する動作電圧出力端子と制御用マイコンとを内部に備える電気機器に設けられる電源検出回路であって、

前記動作電圧出力端子と前記制御用マイコンの前記動作電圧をモニターするためのパワーフェイル端子との間に設けられ、

一方の端部が前記動作電圧出力端子に接続され、他方の端部が前記制御用マイコンのパワーフェイル端子に接続されており、オン、オフ制御される第一のスイッチング素子が前記一方の端部と他方の端部間に接続される第一の回路と、

前記動作電圧出力端子より出力される電圧が入力され該入力された電圧が過電圧か否か検出する第一の電圧検出素子と、前記パワーフェイル端子と接地との間に接続される第二のスイッチング素子とを備え、前記第二のスイッチング素子が前記第一の電圧検出素子の過電圧の検出及び前記第一のスイッチング素子のオン、オフに応じてオン、オフ制御されるように接続されている第二の回路と、

前記動作電圧出力端子より出力される電圧が入力され該入力された電圧が適正電圧であるか過電圧であるか減電圧であるか検出する第二の電圧検出素子と、前記第二の電圧検出素子の電圧の検出に応じてオン、オフ制御され前記第一のスイッチング素子のオン、オフを制御する第三のスイッチング素子とが接続される第三の回路とを備え、

前記動作電圧出力端子より適正な動作電圧が出力されると、前記第二の電圧検出素子が前記第三のスイッチング素子をオンすることによって第一のスイッチング素子がオンされるとともに、前記第一の電圧検出素子が前記第二のスイッチング素子をオフすることによって、前記適正な動作電圧に基づく電圧信号が前記第一のスイッチング素子より制御用マイコンのパワーフェイル端子に入力され、

前記動作電圧出力端子より過電圧が出力されると、前記第二の電圧検出素子が前記第三のスイッチング素子をオンすることによって前記第一のスイッチング素子がオンされるとともに、前記第一の電圧検出素子が過電圧を検出することによ

って前記第二のスイッチング素子がオンされることにより、前記制御用マイコンのパワーフェイル端子が接地電位とされ、

前記動作電圧出力端子より減電圧が出力されると、前記第二の電圧検出素子が前記第三のスイッチング素子をオンせず、前記第一のスイッチング素子がオンされないことにより、前記減電圧が前記パワーフェイル端子に入力されないように構成された電源検出回路。

【請求項 2】 前記第一のスイッチング素子が PNP 型トランジスタにより構成される第一のトランジスタであり、前記第二のスイッチング素子が NPN 型トランジスタにより構成される第二のトランジスタであり、前記第三のスイッチング素子が NPN 型トランジスタにより構成される第三のトランジスタであり、

前記第一の電圧検出素子が逆方向の耐圧 V_1 が前記適正な動作電圧 V_0 より若干大きい電圧値である第一のツェナーダイオードであり、前記第二の電圧検出素子が逆方向の耐圧 V_2 が前記適正な動作電圧 V_0 より若干小さい電圧値である第二のツェナーダイオードであり、

前記第一のトランジスタは、エミッタ端子が第一の回路の一方の端部側となり、コレクタ端子が第一の回路の他方の端部側となるように接続されており、

前記第一のツェナーダイオードはカソード側が前記動作電圧出力端子側に接続されており、第二のトランジスタのコレクタ端子が前記パワーフェイル端子に接続されており、第二のトランジスタのエミッタ端子が接地に接続されており、第二のトランジスタのベース端子は第一のツェナーダイオードのアノード側に接続されており、

前記第二のツェナーダイオードはカソード側が前記動作電圧出力端子側に接続されており、第三のトランジスタのベース端子が第二のツェナーダイオードのアノード側に接続されており、第三のトランジスタのコレクタ端子が第一のトランジスタのベース端子に接続されており、第三のトランジスタのエミッタ端子が接地に接続されている請求項 1 に記載の電源検出回路。

【請求項 3】 前記パワーフェイル端子に接続される第一の回路の他方の端部に、パワーフェイル端子に入力される電圧を一定電圧以下とする定電圧維持回路が設けられることを特徴とする請求項 1 又は 2 に記載の電源検出回路。

【請求項 4】 前記定電圧維持回路には、逆方向の耐圧 V_3 が前記適正な動作電圧 V_0 に対応する電圧より若干大きい電圧値であり、カソード側が第一の回路の他方の端部に接続され、アノード側が接地に接続される第三のツエナーダイオードが設けられており、

前記第三のツエナーダイオードと前記第一の回路に直列に接続される抵抗と前記第三のツエナーダイオードに並列に接続される抵抗とによって、前記第三のツエナーダイオードに逆方向に前記電圧 V_3 を越える電圧が印加された場合に、前記第一の回路の他方の端部を前記電圧 V_3 に維持するようにされた請求項 3 に記載の電源検出回路。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電気機器に備わる電源回路より出力された電圧を検出するための電源検出回路に関する。

【0 0 0 2】

【従来の技術】

電気機器には一般に電源回路が設けられており、電源回路により電気機器を動作させるための所要の電圧を形成するようにされている。そして、電気機器には、動作を制御するための制御用マイコンが設けられるものもある。

【0 0 0 3】

そして、制御用マイコンが設けられる電気機器では、制御用マイコンが電源回路より出力される電圧を検出し、電源回路の出力が適正でない場合には電源回路を停止するように制御するものもある。

【0 0 0 4】

図 2 は、電源回路より出力された電圧を制御用マイコンに入力するための電源検出回路の一例の回路図である。図 2 において、動作電圧出力端子 5 8 は、電気機器を動作させるための所定の電圧を出力する。

【0 0 0 5】

この動作電圧出力端子 5 8 には、図示しない電源回路より動作電圧が入力され

る。即ち、電源回路では電気機器に備わる各ユニットを動作させるための所要の動作電圧が形成され、この動作電圧が電源回路より動作電圧出力端子 5 8 に出力される。

【0 0 0 6】

そして、動作電圧出力端子 5 8 より出力された電圧を制御用マイコン 5 6 に入力するための図 2 に示される回路が設けられている。この図 2 に示される回路によると、動作電圧出力端子 5 8 より出力された直流電圧はトランス 6 0 より出力された後に整流回路 5 1、5 2 によって整流される。そして、抵抗 5 4 及び 5 7 により電圧が調整されて制御用マイコン 5 6 のパワーフェイル端子 5 6 a に入力される。

【0 0 0 7】

また、図 2 の回路において、一定電圧以上の電圧がパワーフェイル端子 5 6 a に入力されないように、ツェナーダイオード 5 3 と抵抗 5 4 と 5 7 とによって調整されるようにされている。

【0 0 0 8】

この制御用マイコン 5 6 のパワーフェイル端子 5 6 a は、動作電圧出力端子 5 8 より出力された電圧に基づいて電源回路の動作を検出するために設けられている。そして、制御用マイコン 5 6 は、パワーフェイル端子 5 6 a に入力された電圧に基づき電源回路の動作の状況を検出する。

【0 0 0 9】

【発明が解決しようとする課題】

ここで、従来の電源検出回路には、過電圧及び減電圧に対してマイコン 5 6 やトランス 6 0 を保護するための図 2 に図示されない保護回路がトランス 6 0 の一次側に設けられており、上記制御用マイコン 5 6 のパワーフェイル端子 5 6 a に入力するための回路とは別の系統として設けられている。

【0 0 1 0】

このように、従来の電源検出回路にあっては、過電圧及び減電圧に対する保護回路は、電源回路より出力された動作電圧を制御用マイコンにより検出するための回路の系統とは別の系統として設けられていた。

【0011】

従って、従来の電源検出回路にあっては、回路全体が大きくなり、また部品コストも増大していた。そこで、本発明は、回路の構成をよりコンパクトにすることができ、コストを抑制することもできる電源検出回路を提供することを目的とする。

【0012】

【課題を解決するための手段】

上記課題を解決するため、本発明は、電源回路と前記電源回路より入力された動作電圧を出力する動作電圧出力端子と制御用マイコンとを内部に備える電気機器に設けられる電源検出回路であって、

前記動作電圧出力端子と前記制御用マイコンの前記動作電圧をモニターするためのパワーフェイル端子との間に設けられ、

一方の端部が前記動作電圧出力端子に接続され、他方の端部が前記制御用マイコンのパワーフェイル端子に接続されており、オン、オフ制御される第一のスイッチング素子が前記一方の端部と他方の端部間に接続される第一の回路と、

前記動作電圧出力端子より出力される電圧が入力され該入力された電圧が過電圧か否か検出する第一の電圧検出素子と、前記パワーフェイル端子と接地との間に接続される第二のスイッチング素子とを備え、前記第二のスイッチング素子が前記第一の電圧検出素子の過電圧の検出及び前記第一のスイッチング素子のオン、オフに応じてオン、オフ制御されるように接続されている第二の回路と、

前記動作電圧出力端子より出力される電圧が入力され該入力された電圧が適正電圧であるか過電圧であるか減電圧であるか検出する第二の電圧検出素子と、前記第二の電圧検出素子の電圧の検出に応じてオン、オフ制御され前記第一のスイッチング素子のオン、オフを制御する第三のスイッチング素子とが接続される第三の回路とを備え、

前記動作電圧出力端子より適正な動作電圧が出力されると、前記第二の電圧検出素子が前記第三のスイッチング素子をオンすることによって第一のスイッチング素子がオンされるとともに、前記第一の電圧検出素子が前記第二のスイッチング素子をオフすることによって、前記適正な動作電圧に基づく電圧信号が前記第

一のスイッチング素子より制御用マイコンのパワーフェイル端子に入力され、

前記動作電圧出力端子より過電圧が出力されると、前記第二の電圧検出素子が前記第三のスイッチング素子をオンすることによって前記第一のスイッチング素子がオンされるとともに、前記第一の電圧検出素子が過電圧を検出することによって前記第二のスイッチング素子がオンされることにより、前記制御用マイコンのパワーフェイル端子が接地電位とされ、

前記動作電圧出力端子より減電圧が出力されると、前記第二の電圧検出素子が前記第三のスイッチング素子をオンせず、前記第一のスイッチング素子がオンされないことにより、前記減電圧が前記パワーフェイル端子に入力されないように構成された電源検出回路である（請求項 1）。

【 0 0 1 3 】

本発明の電源検出回路によると、電源回路より出力された動作電圧が適正な電圧であるか過電圧であるか減電圧であるかを、制御用マイコンが検出することができる。そして、検出した電源回路の動作状況に応じて、制御用マイコンは電気機器を制御することができる。

【 0 0 1 4 】

そして、本発明によると、かかる電源検出回路を、トランス等の比較的に大きな回路構成部材を用いることなく構成することができる。これにより、電源検出回路をよりコンパクトに構成することができ、その製造コストを抑制することもできる。

【 0 0 1 5 】

また、本発明の電源検出回路において、前記第一のスイッチング素子を PNP 型トランジスタにより構成される第一のトランジスタとし、前記第二のスイッチング素子を NPN 型トランジスタにより構成される第二のトランジスタとし、前記第三のスイッチング素子を NPN 型トランジスタにより構成される第三のトランジスタとし、

前記第一の電圧検出素子を逆方向の耐圧 V_1 が前記適正な動作電圧 V_0 より若干大きい電圧値である第一のツェナーダイオードとし、前記第二の電圧検出素子を逆方向の耐圧 V_2 が前記適正な動作電圧 V_0 より若干小さい電圧値である第二

のツエナーダイオードとし、

前記第一のトランジスタを、エミッタ端子が第一の回路の一方の端部側となり、コレクタ端子が第一の回路の他方の端部側となるように接続し、

前記第一のツエナーダイオードをカソード側を前記動作電圧出力端子側に接続し、第二のトランジスタのコレクタ端子を前記パワーフェイル端子に接続し、第二のトランジスタのエミッタ端子を接地に接続し、第二のトランジスタのベース端子を第一のツエナーダイオードのアノード側に接続し、

前記第二のツエナーダイオードをカソード側を前記動作電圧出力端子側に接続し、第三のトランジスタのベース端子を第二のツエナーダイオードのアノード側に接続し、第三のトランジスタのコレクタ端子を第一のトランジスタのベース端子に接続し、第三のトランジスタのエミッタ端子を接地に接続することができる（請求項 2）。

【0016】

これにより、前記スイッチング素子をトランジスタによって構成し、電圧検出素子をツエナーダイオードによって構成することができる。これにより、回路素子として普及しているトランジスタ及びツエナーダイオードを用いて回路を構成するので、電源検出回路をよりコンパクトに構成することができ、製造コストをより抑制することもできる、より好ましい。

【0017】

また、以上の電源検出回路において（請求項 1、2）、前記パワーフェイル端子に接続される第一の回路の他方の端部に、パワーフェイル端子に入力される電圧を一定電圧以下とする定電圧維持回路を設けることができる（請求項 3）。これにより、第一の回路の他方の端部に伝達される電圧が前記一定電圧を越えることがなく、制御用マイコンのパワーフェイル端子を過大な電圧の入力から保護することができる。

【0018】

そして、前記定電圧維持回路に、逆方向の耐圧 V_3 が前記適正な動作電圧 V_0 に対応する電圧より若干大きい電圧値であり、カソード側が第一の回路の他方の端部に接続され、アノード側が接地に接続される第三のツエナーダイオードを設

け、

前記第三のツェナーダイオードと前記第一の回路に直列に接続される抵抗と前記第三のツェナーダイオードに並列に接続される抵抗とによって、前記第三のツェナーダイオードに逆方向に前記電圧 V_3 を越える電圧が印加された場合に、前記第一の回路の他方の端部を前記電圧 V_3 に維持するようにすることができる（請求項 4）。

【0019】

これにより、定電圧維持回路を前記第三のツェナーダイオードの電圧－電流特性を利用して構成することができる。これにより、定電圧維持回路をよりコンパクトにでき、コストを抑制することもできるので好ましい。

【0020】

【発明の実施の形態】

本発明の実施の形態について、図 1 に基づいて説明する。図 1 は、本発明の一実施形態である電源検出回路 20 の回路図である。図 1 に示される電源検出回路 20 は、制御用マイクロコンピュータ（以下、「制御用マイコン」と略す。）によって制御される電気機器に組み込んで用いられる。そして、この電気機器を動作させる動作電圧を形成する電源回路の出力を検出するために設けられる。

【0021】

電源検出回路 20 は、一方の端部が動作電圧出力端子 16 に接続され、他方の端部が制御用マイコン 15 のパワーフェイル端子 15a に接続される。動作電圧出力端子 16 は、電気機器内部に複数設けられる動作電圧出力端子のうちの特定の動作電圧出力端子である。

【0022】

動作電圧出力端子は、電気機器内部の電源回路によって調整された所定の動作電圧が入力される端子である。この電源回路によって調整された動作電圧を電気機器に備わる各ユニットに供給することにより、各ユニットが動作する。そして、動作電圧出力端子 16 には、図示されない前記電源回路により形成された直流の正電位をとる動作電圧が供給される。

【0023】

制御用マイコン 15 は、電気機器内部に設けられており、電気機器の動作を制御する。制御用マイコン 15 のパワーフェイル端子 15 a は、電源回路の出力をモニターして停電検出を行うための入力端子である。パワーフェイル端子 15 a には、動作電圧出力端子 16 の出力に基づく電圧信号が電源検出回路 20 によって伝達される。

【0024】

電源検出回路 20 は、図 1 に示されるように、第一の回路 11 と第二の回路 12 と第三の回路 13 を備えている。第一の回路 11 は、一方の端部が動作電圧出力端子 16 に接続されており、他方の端部はパワーフェイル端子 15 a に接続されている。

【0025】

第一の回路 11 には、第一のトランジスタ 1 が設けられている。第一のトランジスタ 1 は第一のスイッチング素子にあたる。図 1 に示される例では、第一のトランジスタ 1 は、PNP トランジスタによって構成されている。第一のトランジスタ 1 は、そのエミッタ端子がダイオード 5 を介して動作電圧出力端子 16 に接続されている。

【0026】

また、第一のトランジスタ 1 のコレクタ端子は、抵抗 17 を介してパワーフェイル端子 15 a に接続されている。また、第一のトランジスタ 1 のベース端子は、後に説明する第三のトランジスタ 3 に接続されている。

【0027】

ダイオード 5 は、アノード側が動作電圧出力端子 16 に接続されており、カソード側が第一のトランジスタ 1 のエミッタ端子に接続されている。ダイオード 5 により、動作電圧出力端子 16 に負の電圧が出力された場合に、この負の電圧が第一の回路 11 を伝達することを防ぐことができる。

【0028】

また、第一の回路 11 には、抵抗 17 及び抵抗 18 が接続されている。抵抗 17 は、一方の端子が第一のトランジスタ 1 のコレクタ端子に接続されており、他方の端子がパワーフェイル端子 15 a に接続される第一の回路 11 の他方の端子

に接続されている。

【0029】

抵抗18は、一方の端子が第一の回路11における抵抗17の他方の端子側に接続され第一の回路11の他方の端部に接続されており、他方の端子が接地に接続されている。

【0030】

抵抗17及び18により、動作電圧出力端子16より出力される電圧に対してトランジスタ1よりパワーフェイル端子15aに伝達する電圧信号の大きさを調整することができる。

【0031】

また、第一の回路11の他方の端部と接地との間には第三のツエナーダイオード14が設けられている。第三のツエナーダイオード14は、アノード側が接地に接続されている。また、第三のツエナーダイオード14はカソード側が第一の回路の他方の端部に接続されており、カソード側はパワーフェイル端子15a及び第二のトランジスタ2のコレクタ端子に接続されている。

【0032】

第三のツエナーダイオード14は、カソード側からアノード側に印加される逆方向の耐圧が、動作電圧出力端子16より出力される適正な電圧 V_0 に対応する電圧より若干大きい電圧であり、パワーフェイル端子15aに過大とならない範囲の電圧 V_3 をとるものが用いられる。

【0033】

この第三のツエナーダイオード14は、一定の動作条件の下で、逆方向の耐圧 V_3 を越える電圧が印加された場合に、前記電圧 V_3 を越える部分の通過を防ぎ、前記電圧 V_3 を上限とする一定電圧以下に維持する定電圧維持素子として機能する。

【0034】

そして、第三のツエナーダイオード14と抵抗17及び18とによって、定電圧維持回路を構成している。この定電圧維持回路は、以下のように機能する。第一の回路11に導通する電流が抵抗17及び18により一定値以下となるように

制限されると、第三のツエナーダイオード 14 によって逆方向の耐圧 V_1 を越える電圧はパワーフェイル端子 15a 側に通過しない。

【0035】

これにより、動作電圧出力端子 16 より出力される電圧が適正な電圧 V_0 を越える過電圧となる場合であっても、パワーフェイル端子 15a には前記ダイオード 14 の耐圧 V_3 を上限とする一定電圧が入力される。

【0036】

このように、定電圧維持回路によると、過電圧に対してパワーフェイル端子 15a に入力される電圧を一定電圧とすることができ、パワーフェイル端子 15a を過電圧に対して保護することができる。

【0037】

また、電源検出回路 20 には、パワーフェイル端子 15a の手前にあたる位置にコンデンサ 19 が設けられている。コンデンサ 19 は、一方の端子がパワーフェイル端子 15a 及び第一の回路 11 の他方の端部に接続され、他方の端子が接地に接続される。コンデンサ 19 により、第一の回路 11 を伝達された電圧信号をパワーフェイル端子 15a に入力するにあたり、安定した電圧信号にすることができる。

【0038】

第二の回路 12 は、一方の端部が動作電圧出力端子 16 に接続されており、他方の端部は制御用マイコン 15 のパワーフェイル端子 15a に接続されている。また、第二の回路 12 の他方の端部は、第一の回路 11 の他方の端部にも接続されている。

【0039】

第二の回路 12 には第一のツエナーダイオード 4 と第二のトランジスタ 2 が設けられている。第一のツエナーダイオード 4 は、カソード側が動作電圧出力端子 16 に接続されており、アノード側が第二のトランジスタ 2 に接続されている。第二のトランジスタ 2 は、ベース端子が第一のツエナーダイオード 4 のアノードに接続されている。

【0040】

また、第二のトランジスタ 2 のコレクタ端子は、パワーフェイル端子 15 a に接続されている。また、第二のトランジスタ 2 のエミッタ端子は接地に接続されている。

【0041】

また、第二のトランジスタ 2 のベース端子と接地との間にはコンデンサ 10 が接続されている。コンデンサ 10 は、第二のトランジスタ 2 のベース電位を安定させるために設けられている。

【0042】

この第二の回路 12 において、第一のツェナーダイオード 14 は以下のように選定される。第一のツェナーダイオード 4 は、カソード側からアノード側に印加される逆方向の耐圧が、動作電圧出力端子 16 より出力される適正な電圧 V_0 より若干大きい電圧 V_1 をとるものが用いられる。

【0043】

これにより、動作電圧出力端子 16 より V_1 を越える過電圧が出力されると、第一のツェナーダイオード 4 のカソードからアノードへ導通を生ずることにより、過電圧が検出される。

【0044】

以上の第一のツェナーダイオード 4 は、第一の電圧検出素子にあたる。また、第二のトランジスタ 2 は第二のスイッチング素子にあたる。

【0045】

第三の回路 13 には、第二のツェナーダイオード 6 と第三のトランジスタ 3 が設けられている。第二のツェナーダイオード 6 は、カソード側が抵抗 9 を介してダイオード 5 のカソードに接続されている。これにより、動作電圧出力端子 16 より出力され、ダイオード 5 を通過した電圧はツェナーダイオード 6 に印加される。

【0046】

また、第二のツェナーダイオード 6 のカソード側は、抵抗 9 を介して第一のトランジスタ 1 のエミッタ端子に接続されている。そして、第二のツェナーダイオード 6 のアノード側は第三のトランジスタ 3 に接続されている。

【 0 0 4 7 】

第三のトランジスタ 3 は、コレクタ端子が第一のトランジスタ 1 のベース端子に接続されており、エミッタ端子が接地に接続されている。また、第三のトランジスタ 3 のベース端子は第二のツエナーダイオードのアノード側に接続されている。

【 0 0 4 8 】

また、第三のトランジスタ 3 のベース端子と接地との間には抵抗 7 が接続されている。この抵抗 7 により、第三のトランジスタ 3 のベースに入力されるベース電位を安定させることができる。

【 0 0 4 9 】

この第三の回路 1 3 において、第二のツエナーダイオード 6 は、以下のように選定される。第二のツエナーダイオード 6 は、カソード側からアノード側に印加される逆方向の耐圧が、動作電圧出力端子 1 6 より出力される適正な電圧 V_0 より若干小さい電圧 V_2 をとるものが用いられる。

【 0 0 5 0 】

これにより、動作電圧出力端子 1 6 より V_2 を越える適正な電圧が出力された場合及び過電圧が出力された場合に、第二のツエナーダイオード 6 のカソードからアノードへ導通を生ずる。一方、動作電圧出力端子 1 6 より V_2 未満となる減電圧が出力された場合には、第二のツエナーダイオード 6 のカソードからアノードへの導通は生じない。

【 0 0 5 1 】

これにより、動作電圧出力端子 1 6 より適正な電圧及び過電圧が出力された場合と、動作電圧出力端子 1 6 より減電圧が出力された場合とが検出される。

【 0 0 5 2 】

以上の第二のツエナーダイオード 6 は第二の電圧検出素子にあたる。また、第三のトランジスタ 3 は第三のスイッチング素子にあたる。

【 0 0 5 3 】

次に、以上に説明した電源検出回路 2 0 が設けられる電気機器の動作の例について説明する。まず、動作電圧出力端子 1 6 より適正な電圧 V_0 が出力された場

合について説明する。

【 0 0 5 4 】

動作電圧出力端子 1 6 より適正な電圧 V_0 が出力されると、この電圧 V_0 は第一の回路 1 1 の第一のトランジスタ 1 及び第三の回路 1 3 の第二のツエナーダイオード 6 に印加される。

【 0 0 5 5 】

そして、第二のツエナーダイオード 6 が逆方向に導通し、第二のツエナーダイオード 6 より第三のトランジスタ 3 のベース端子への電圧の入力によって、第三のトランジスタ 3 がオンされる。これにより、第一のトランジスタ 1 もオンされる。

【 0 0 5 6 】

そして、第一のトランジスタ 1 がオンされることにより、動作電圧出力端子 1 6 の電圧に基づく電圧信号は、第一の回路 1 1 よりパワーフェイル端子 1 5 a に入力される。

【 0 0 5 7 】

そして、制御用マイコン 1 5 は、適正な範囲の動作電圧を示す電圧信号がパワーフェイル端子 1 5 a に入力されると、電源回路が適正に動作していると判断する。

【 0 0 5 8 】

次に、動作電圧出力端子 1 6 より過電圧が出力された場合について説明する。動作電圧出力端子 1 6 より過電圧が出力されると、該過電圧は第一の回路 1 1 のトランジスタ 1、第二の回路 1 2 の第一のツエナーダイオード 4 及び第三の回路 1 3 の第二のツエナーダイオード 6 に印加される。

【 0 0 5 9 】

これにより、第一のツエナーダイオード 4 が逆方向に導通し、第一のツエナーダイオード 4 より第二のトランジスタ 2 のベース端子にツエナーダイオード 4 を導通した電圧が印加される。また、第二のツエナーダイオード 6 が逆方向に導通し、ツエナーダイオード 6 を導通した電圧が第三のトランジスタ 3 のベース端子に印加される。

【0060】

これにより、第一のトランジスタ 1 及び第三のトランジスタ 3 がオンされ、さらに第二のトランジスタがオンされる。

【0061】

そして、第二のトランジスタ 2 がオンされることにより、制御用マイコン 15 のパワーフェイル端子 15 a は第二のトランジスタ 2 によって接地電位とされる。そして、制御用マイコン 15 は、接地電位が入力されたことにより、電源回路に異常が生じたと判断する。そして、制御用マイコン 15 は、電源回路を停止させるように制御する。

【0062】

この動作電圧出力端子 16 より過電圧が出力された場合、トランジスタ 2 がオンされる前に過渡的に過電圧が第一の回路 11 を伝わるおそれがある。この過渡的な過電圧が伝わるおそれがある場合に、第三のツェナーダイオード 14 によりその逆耐圧 V_3 を越える電圧は通過することができず、パワーフェイル端子 15 a に入力される電圧は V_3 以下に維持される。

【0063】

これにより、パワーフェイル端子 15 a に過電圧が入力されることをより確実に防ぐことができ、制御用マイコン 15 をより確実に過電圧から保護することができるので、より好ましい。

【0064】

次に、動作電圧出力端子 16 より減電圧が出力された場合について説明する。減電圧が出力された場合には、第一のツェナーダイオード 4 及び第二のツェナーダイオード 6 とともに導通を生じない。これにより、第一のトランジスタ 1、第二のトランジスタ 2 及び第三のトランジスタ 3 の全てがオンされない。

【0065】

これにより、第一の回路 11 よりパワーフェイル端子 15 a への入力是不存在しない。これにより、制御用マイコン 15 は、電源回路が正常に動作していないことを検出し、電源回路を停止させるように制御する。

【0066】

以上に説明した電源検出回路 20 によると、電気機器に設けられる電源回路より過電圧が出力された場合に、該過電圧を接地に導くことによって制御用マイコン 15 を保護することができる。

【0067】

また、電源検出回路 20 によると、前記電源回路より過電圧が出力された場合、及び減電圧が出力された場合について、制御用マイコン 15 は電源回路が正常に動作していないことを検出して電源回路を停止させるように制御する。

【0068】

そして、電源検出回路 20 によると、電源回路の出力を制御用マイコン 15 により検出するための停電検出回路と、過電圧及び減電圧に対して保護するための保護回路とが一体に構成されており、前記停電検出回路及び保護回路をコンパクトに構成することができる。そして、電源検出回路 20 を、製造コストを抑制することもできる。

【0069】

また、以上の電源検出回路 20 が設けられる電気機器が電源回路より直流の動作電圧を出力する機器である場合、電源検出回路 20 をトランスを設けることなく構成することができる。これにより、電源検出回路 20 をコンパクトにすることができる。

【0070】

なお、以上の説明では、電圧検出素子をツエナーダイオード 4、6 により構成する例を挙げたが、電圧検出素子としてツエナーダイオード以外の回路素子を用いることもできる。

【0071】

即ち、電圧検出素子は、動作電圧出力端子より出力される電圧が適正な動作電圧であるか過電圧であるか減電圧であるかを検出し、この電圧の検出に応じて、第二のスイッチング素子 2 及び第三のスイッチング素子 3 のオン、オフを制御するための信号を出力するものであればよい。

【0072】

また、以上の説明では、スイッチング素子をトランジスタ 1、2、3 により構

成する例を挙げたが、スイッチング素子はトランジスタに限られず、他の半導体スイッチング素子を用いることもできる。

【0073】

即ち、スイッチング素子は、導通状態を制御するための信号が入力されることにより、オン、オフが制御される半導体スイッチング素子により構成することができる。

【0074】

【発明の効果】

以上に説明したように、本発明によると、電気機器の電源回路より出力される動作電圧を制御用マイコンにより検出するための回路と過電圧及び減電圧に対して保護するための回路とを一体としてコンパクトにできるという効果を奏する。また、その製造コストを抑制することができるという効果も奏する。

【図面の簡単な説明】

【図1】

本発明の一実施形態である電源検出回路の回路図である。

【図2】

従来の電源検出回路の回路図である。

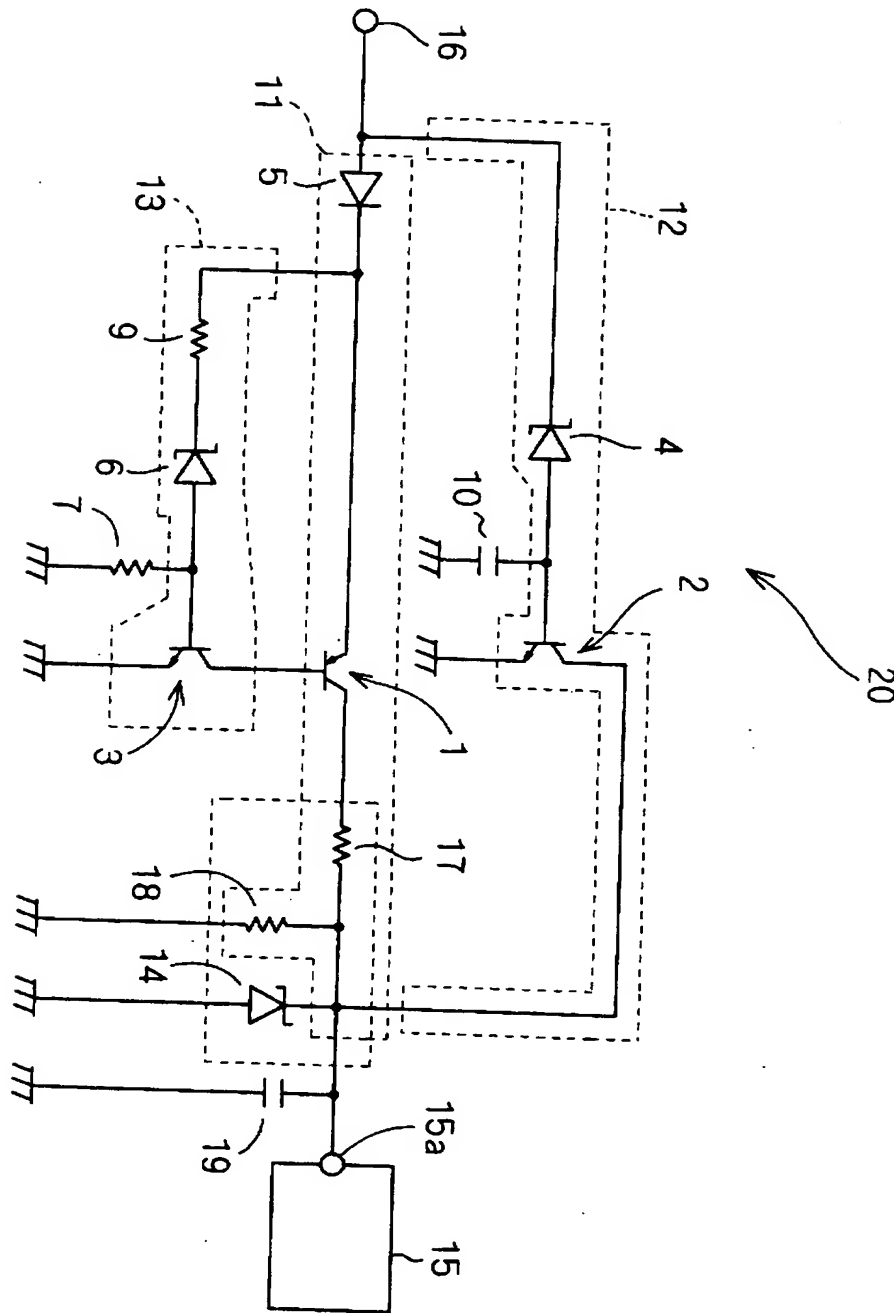
【符号の説明】

- 1 第一のトランジスタ
- 2 第二のトランジスタ
- 3 第三のトランジスタ
- 4 第一のツェナーダイオード
- 5 ダイオード
- 6 第二のツェナーダイオード
- 7 抵抗
- 9 抵抗
- 10 コンデンサ
- 11 第一の回路
- 12 第二の回路

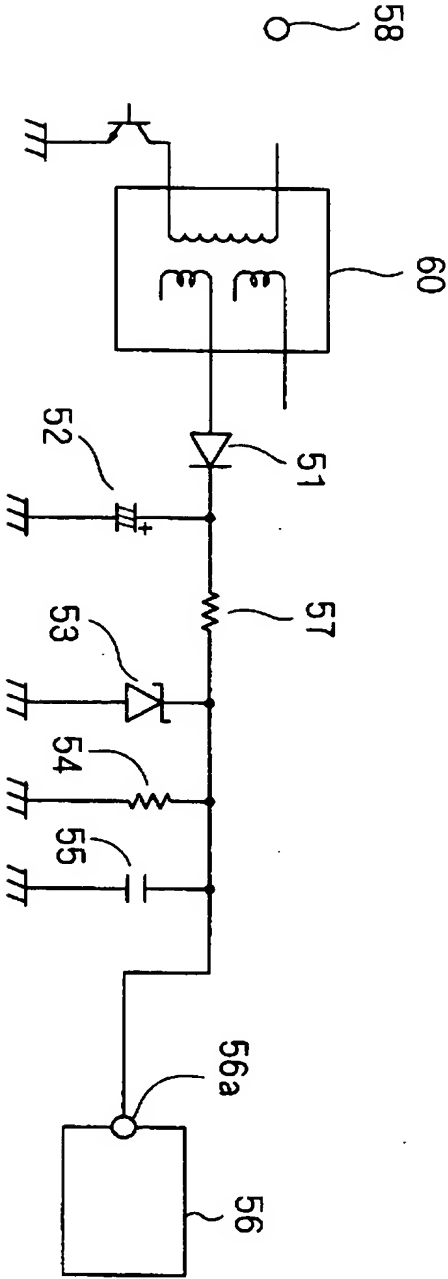
- 1 3 第三の回路
- 1 4 第三のツエナーダイオード
- 1 5 制御用マイコン
- 1 5 a パワーフェイル端子
- 1 6 動作電圧出力端子
- 2 0 電源検出回路
- 5 1 ダイオード
- 5 2 電解コンデンサ
- 5 3 ツエナーダイオード
- 5 4 抵抗
- 5 5 コンデンサ
- 5 6 制御用マイコン
- 5 6 a パワーフェイル端子
- 5 8 動作電圧出力端子
- 6 0 トランス

【書類名】 図面

【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】 電気機器の電源回路より出力される動作電圧を制御用マイコンにより検出するとともに、過電圧及び減電圧に対して保護するための電源検出回路をコンパクトにすることである。

【解決手段】 電源検出回路 20 を、第一の回路 11 と第二の回路 12 と第三の回路 13 を備える構成とする。第一の回路 11 に第一のスイッチング素子 1 を設ける。第二の回路 12 に第一の電圧検出素子 4 及び第二のスイッチング素子 2 を設ける。第三の回路 13 に第二の電圧検出素子 6 及び第三のスイッチング素子 3 を設ける。

電圧出力端子 16 より適正な電圧が出力されると、第三の回路 13 が導通することにより第一のスイッチング素子 1 がオンされ、適正な電圧信号が制御用コンピュータ 15 のパワーフェイル端子 15a に入力される。

一方、端子 16 より過電圧が出力されると、第二の回路 12 が導通することによりパワーフェイル端子 15a は接地電位とされ、制御用マイコン 15 が保護される。また、端子 16 より減電圧が出力されると、第一の回路 11 乃至第三の回路 13 のいずれも導通しない。これにより、制御用マイコン 15 は、減電圧が出力されたことを検出する。

【選択図】 図 1

特願 2 0 0 3 - 0 4 0 6 2 1

出 願 人 履 歴 情 報

識別番号

[3 9 0 0 0 1 9 5 9]

1. 変更年月日

1 9 9 0 年 9 月 1 7 日

[変更理由]

新規登録

住 所

福井県武生市家久町 4 1 号 1 番地

氏 名

オリオン電機株式会社